

3. パワー半導体デバイス(1)

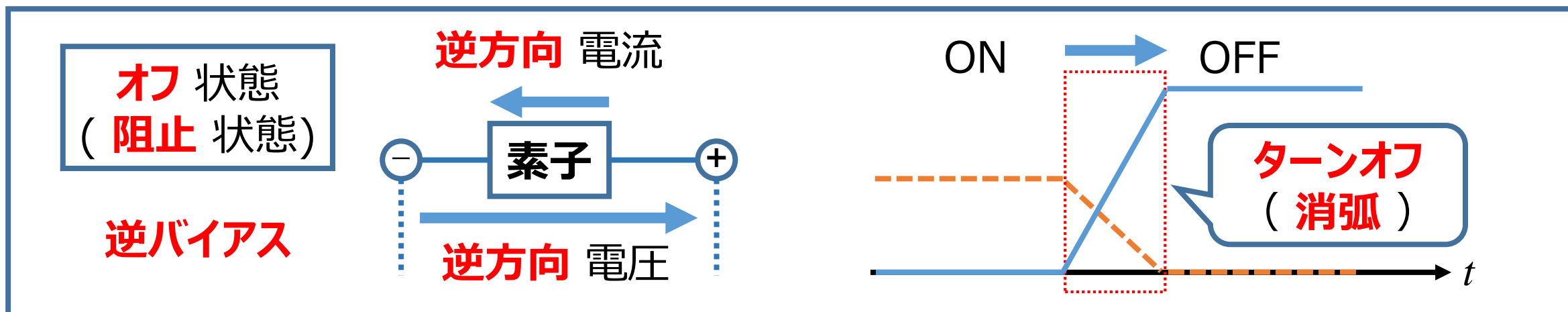
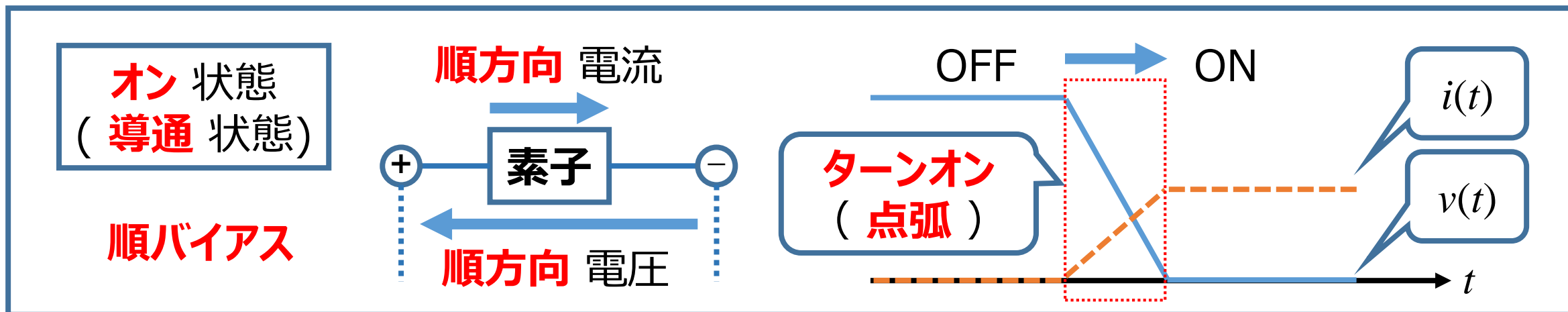
3. Power Semiconductor Device (1)

講義内容

- 1. パワー半導体デバイスの基本用語**
- 2. ダイオード**
- 3. サイリスタ**

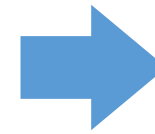
パワー半導体デバイスの基本用語

半導体素子（デバイス）：**基本的**には**1**方向にしか導通しない



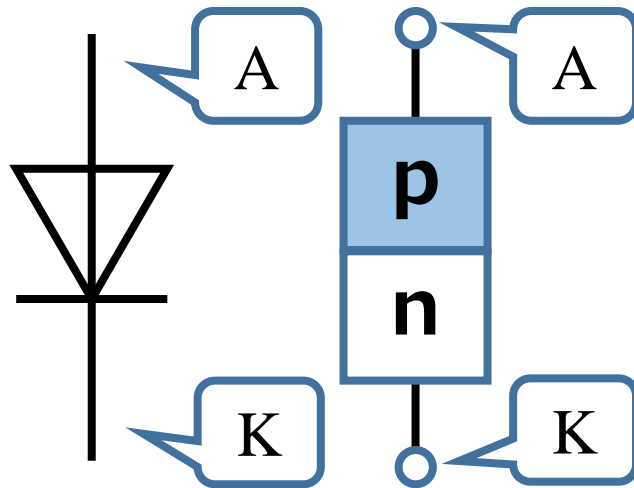
ダイオード(Diode)

ダイオード： p 形と n 形の半導体の
2層で形成された2端子素子



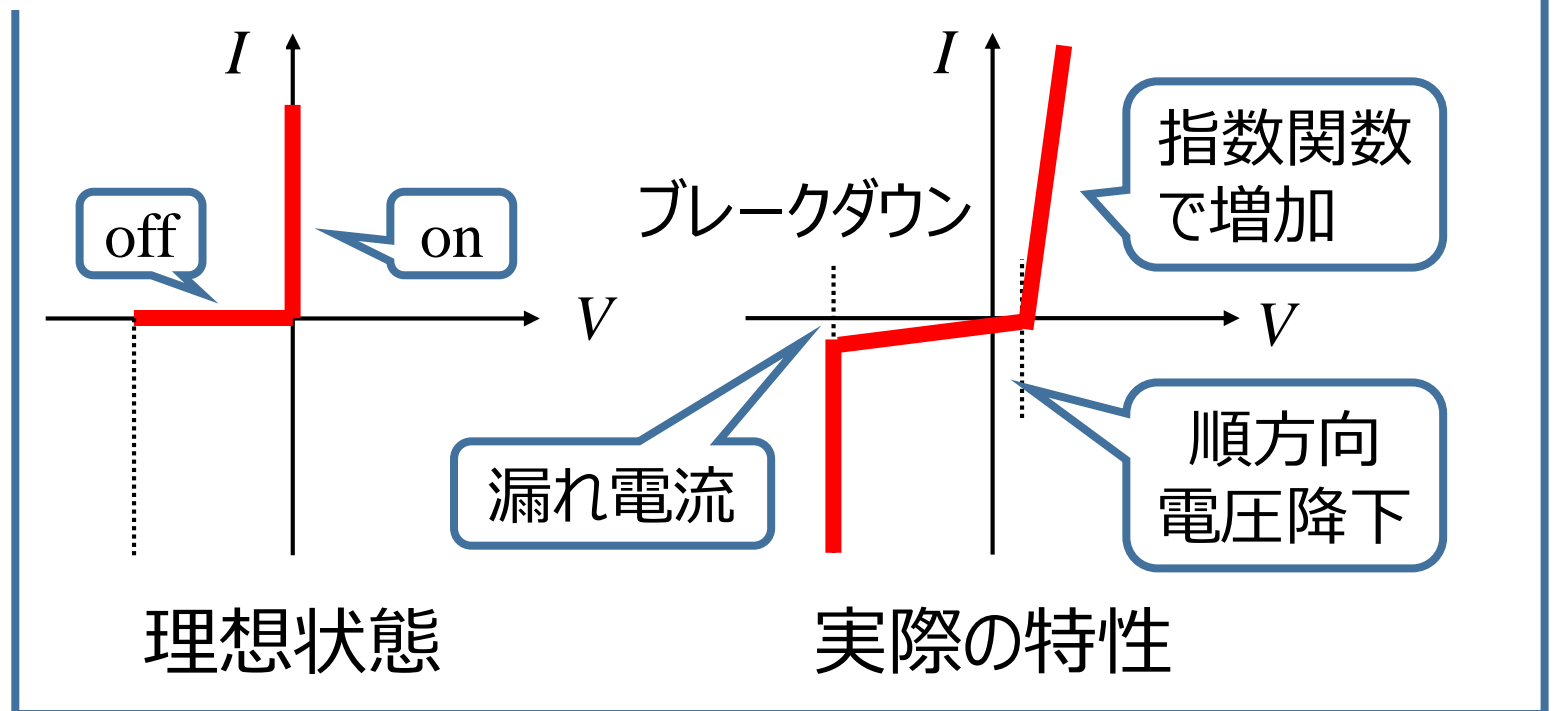
1つの **pn接合**
を持つ

アノード (陽極)

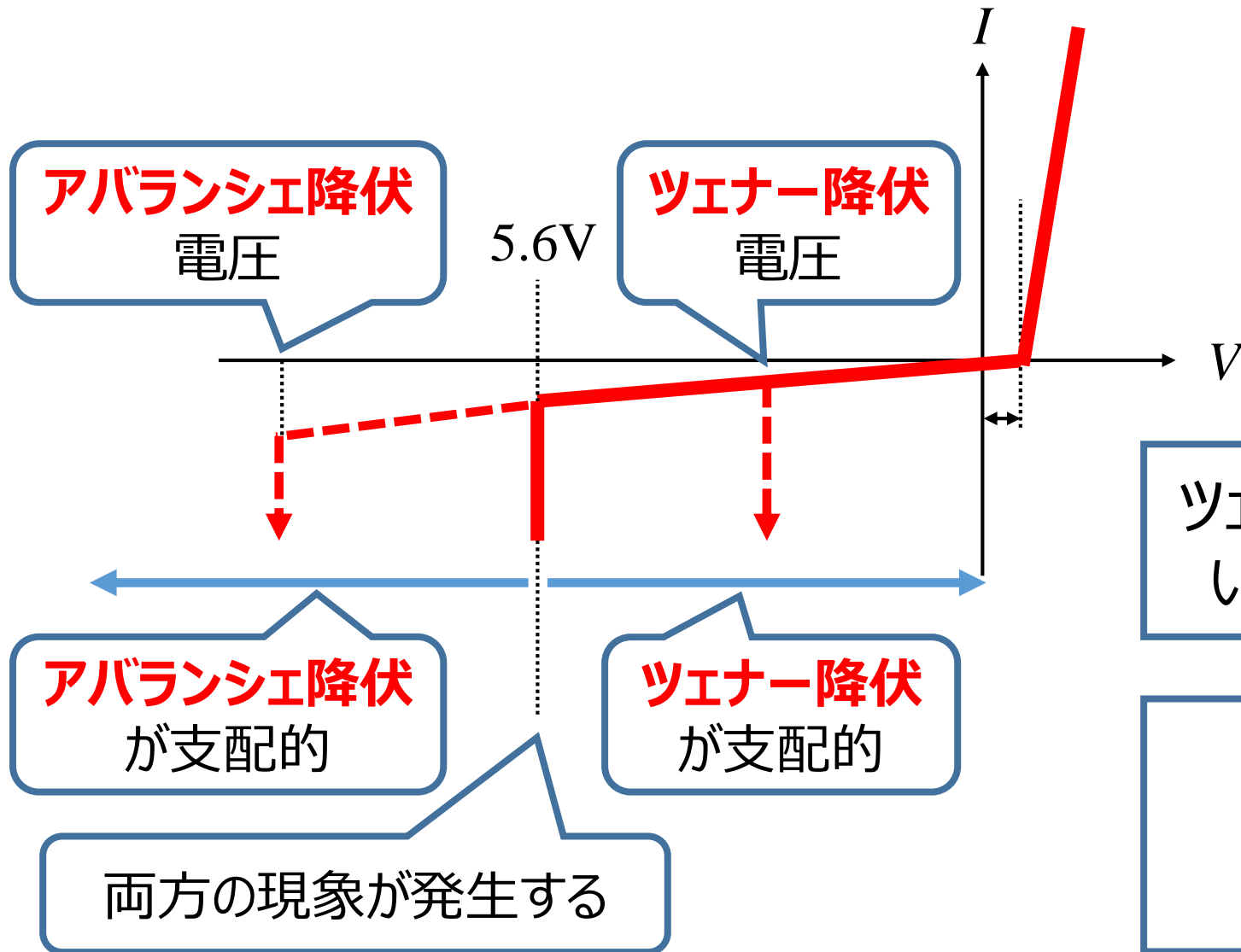


カソード (陰極)

ダイオードのV-I特性



ツェナー降伏(現象)とアバランシエ降伏(現象)



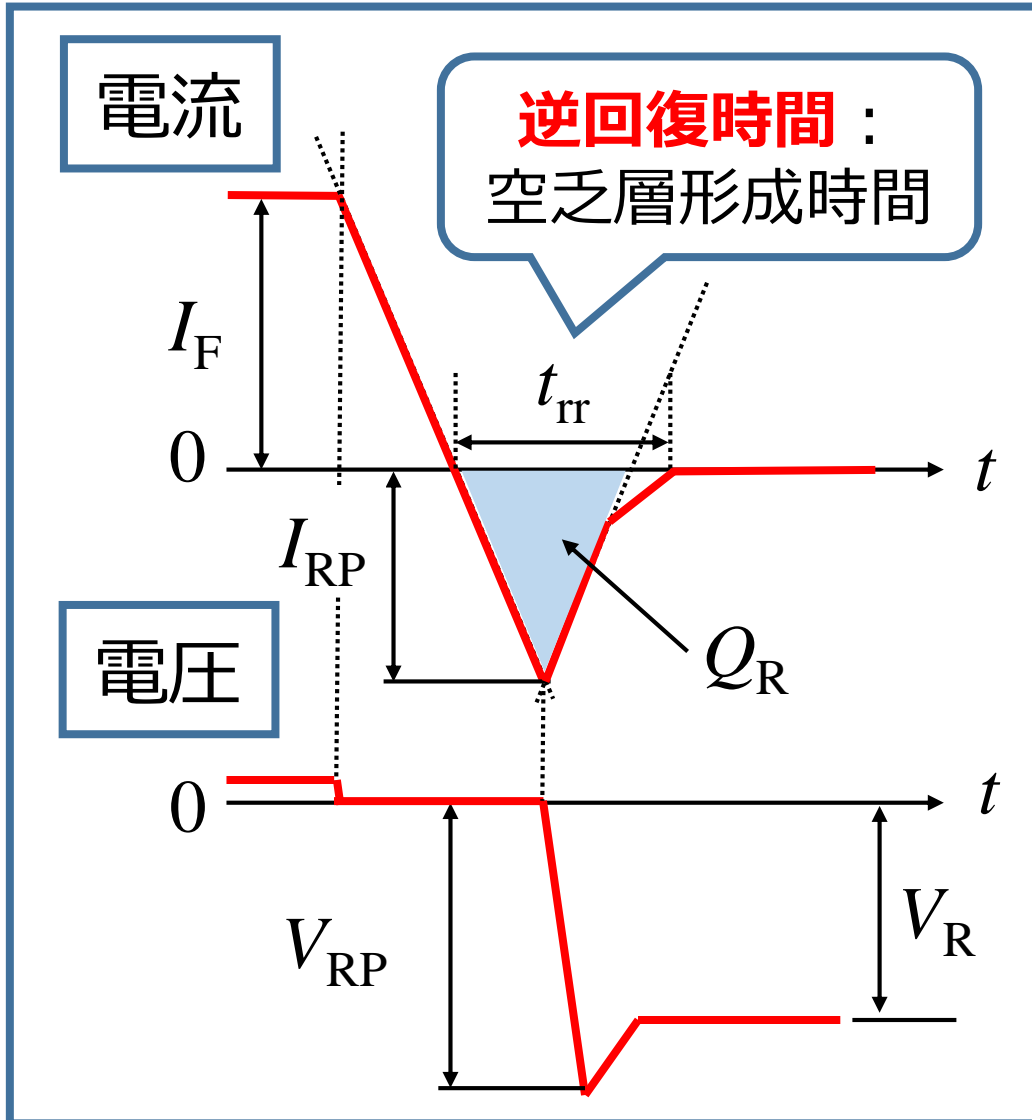
Clarence
Melvin
Zener
(1905~1993)



ツェナー降伏を積極的に使用している素子が **ツェナーダイオード**

パワー半導体デバイスでは **ブレイクダウン** (降伏) は素子の破壊に直結する

ターンオフ時のリカバリ特性 (pn接合)



Ex. 順方向から逆方向に急激に切り替える

- ① 電圧が切り替わった直後はまだ導通している
- ② 逆方向の電流が流れる (逆方向電流)
- ③ 逆方向電流がピークを迎え, 低下していく
- ④ 逆方向電流がゼロになる (オフ状態)

①～④までの特性: ダイオードの **リカバリ特性**

逆回復時間が早いpn接合ダイオード

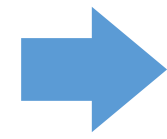
FRD: **ファストリカバリ** ダイオード

金属-半導体接合 (ショットキー接合)

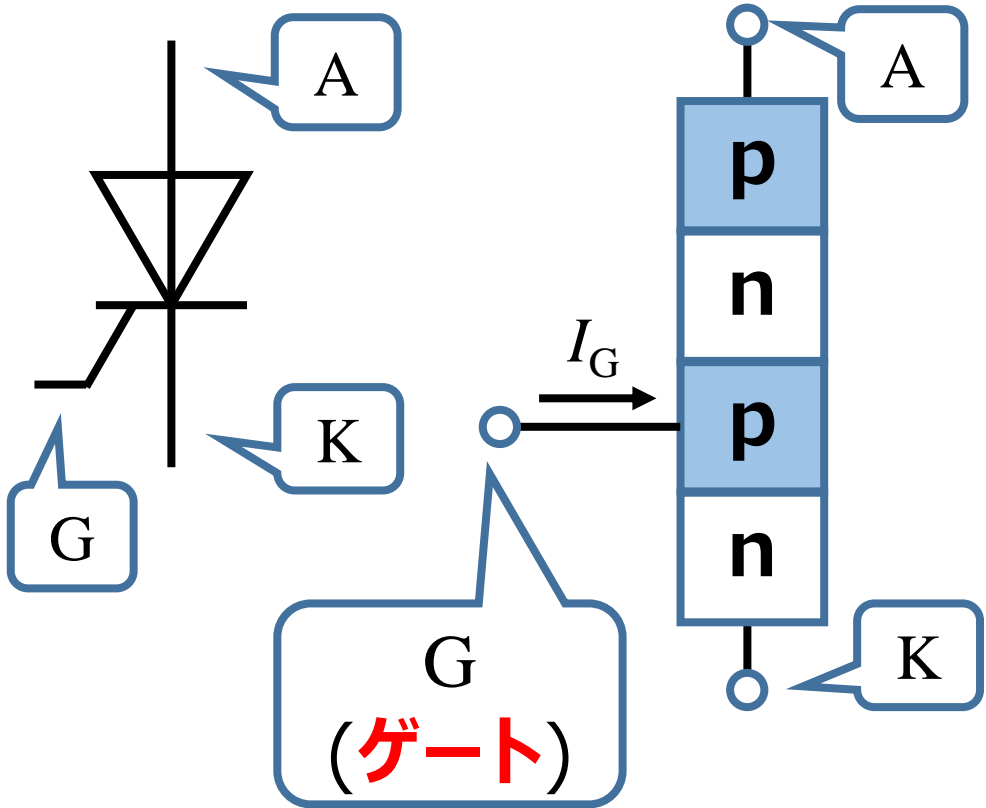
SBD: **ショットキーバリア** ダイオード

サイリスタ(Thyristor)

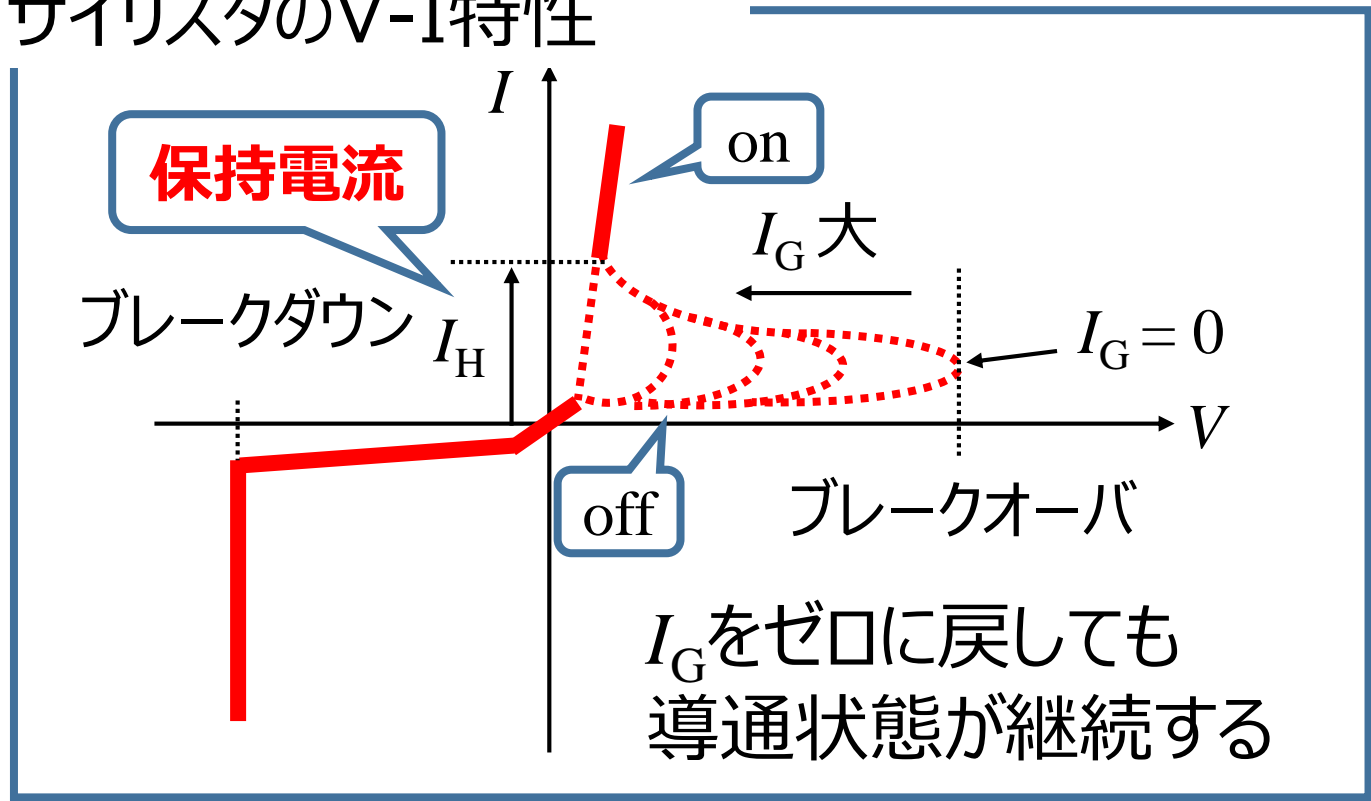
サイリスタ : pnpn4層からなる3端子素子



3つの **pn接合** を持つ

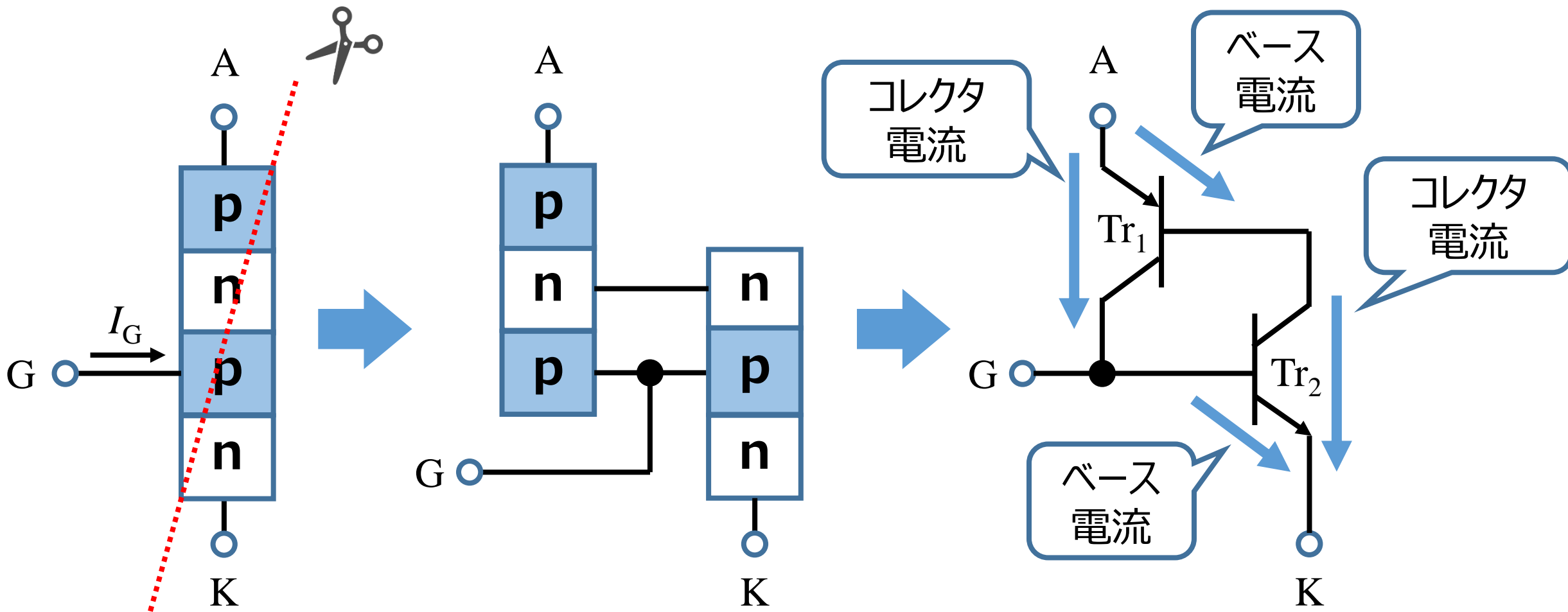


サイリスタのV-I特性

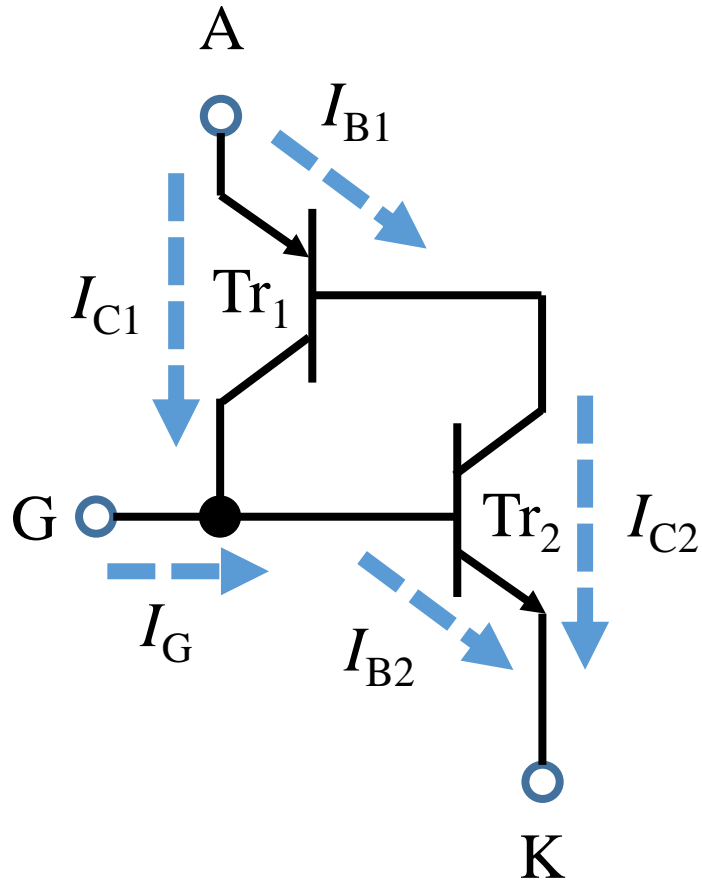


サイリスタの2トランジスタモデル

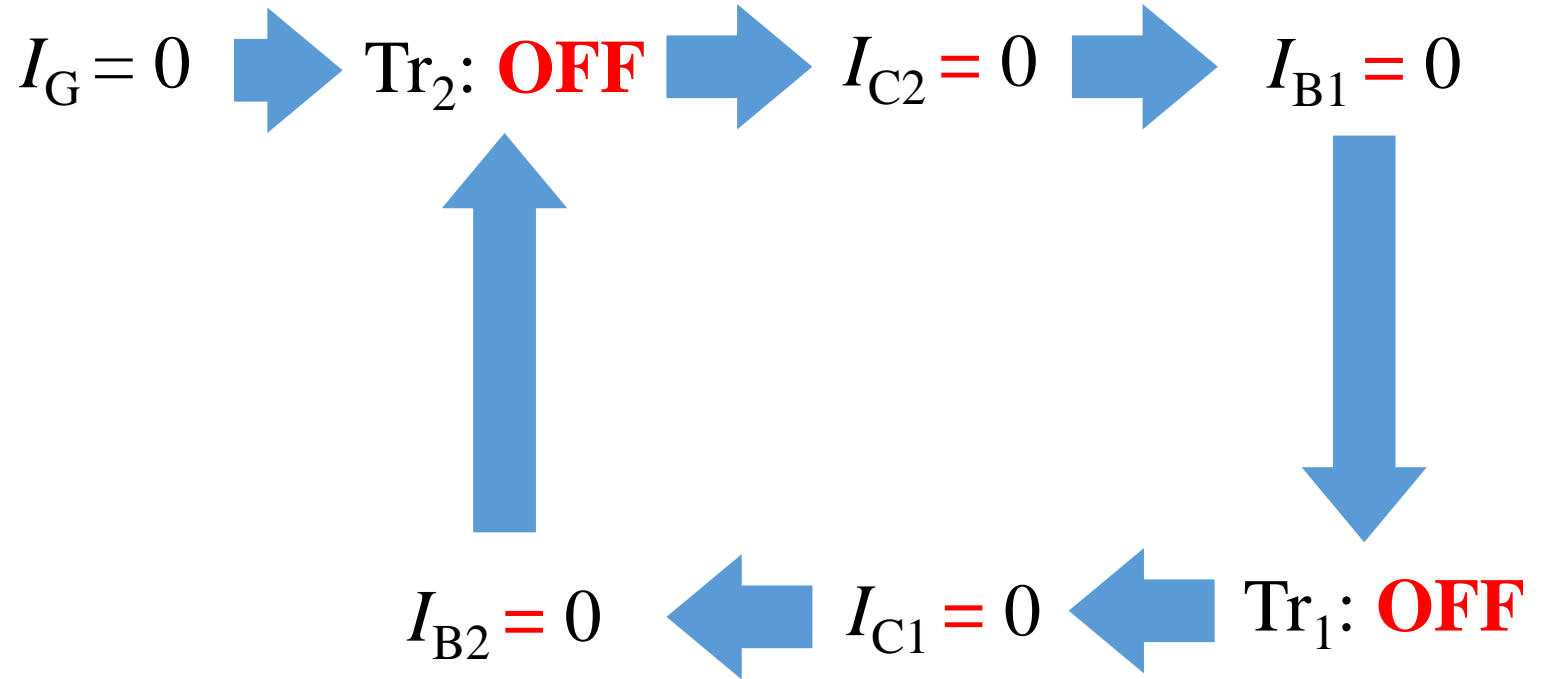
2トランジスタモデル：サイリスタの動作をよりよく理解できる



2トランジスタモデルから見たサイリスタの動作(1)

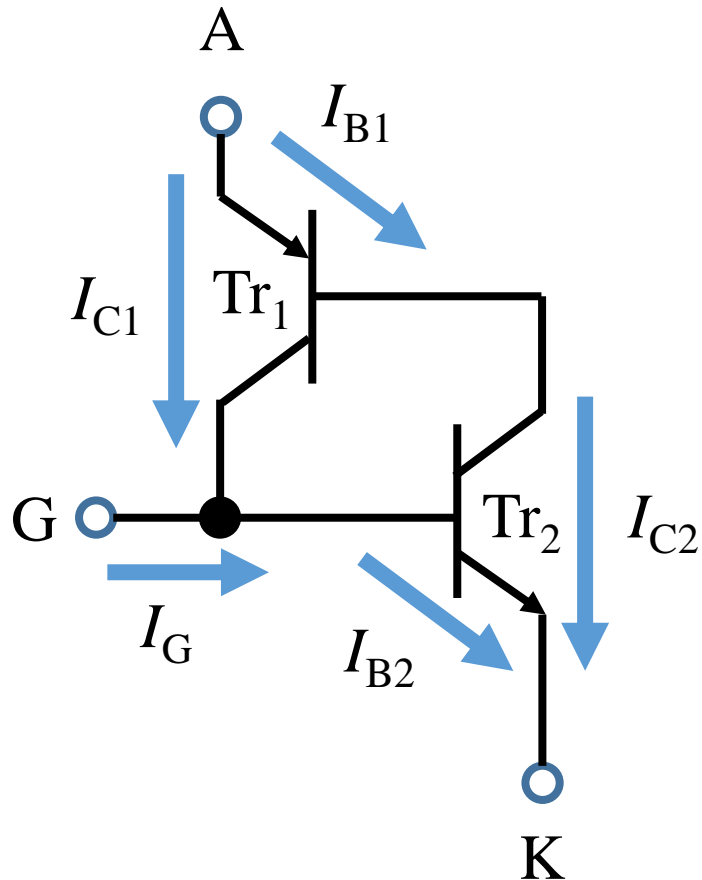


A-K 間に順方向電圧が印可された状態

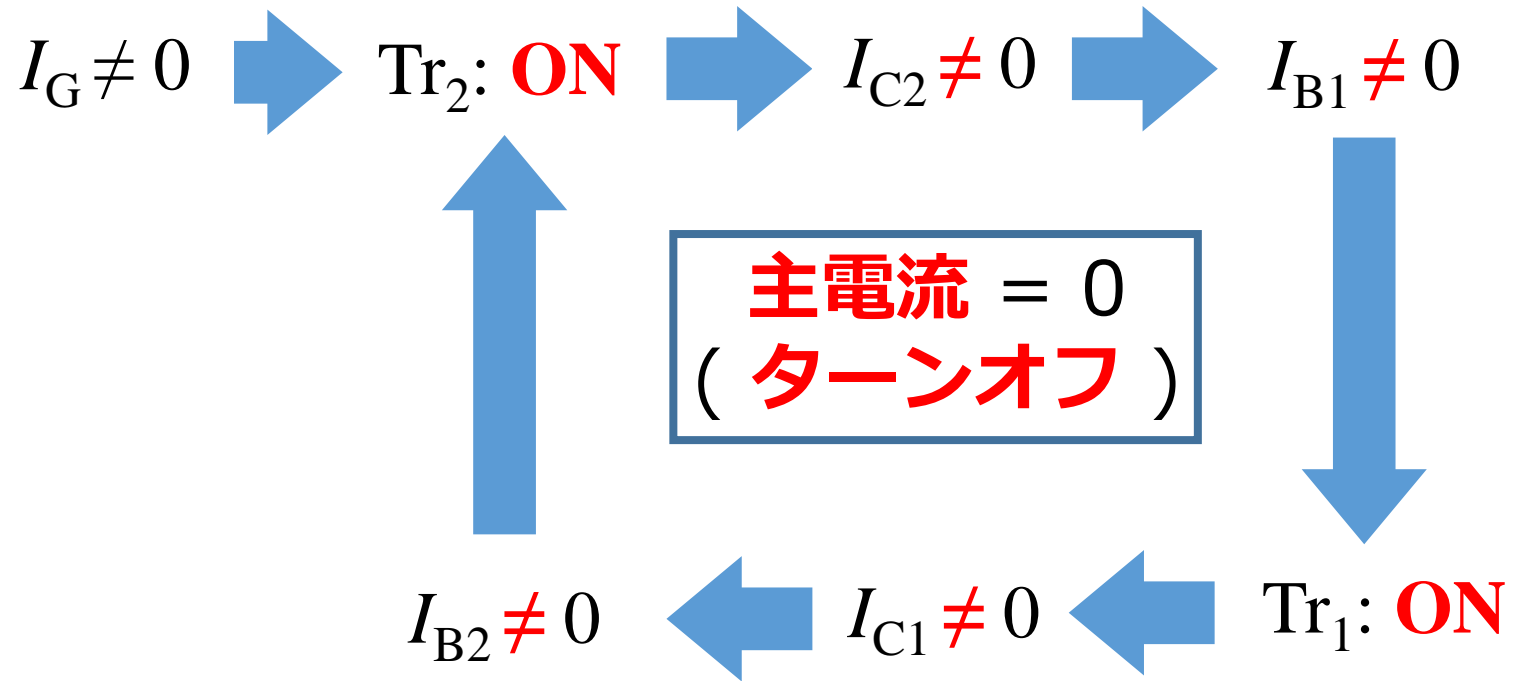


二つのトランジスタが互いに
ベース電流を流さない **阻止状態**

2トランジスタモデルから見たサイリスタの動作(2)



A-K 間に順方向電圧が印可された状態

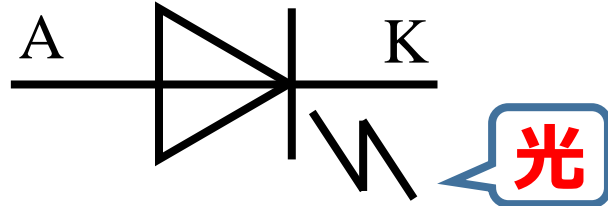


逆阻止3端子サイリスタ : SCR

この状態から $I_G = 0$ にしても、互いの I_C が I_B の役割も果たしているため、**オフ** にならない！

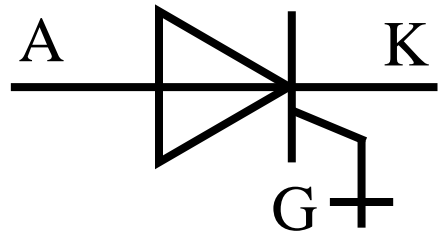
その他の素子（交流制御用サイリスタ）

光トリガ
サイリスタ



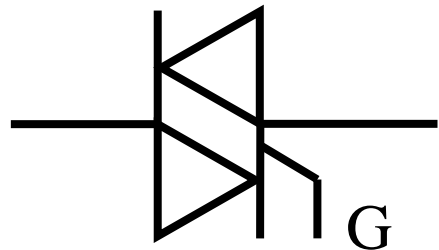
光を用いることで、**制御部**の**絶縁**が**容易**になり、多数の**並列サイリスタ**を**同時**に**制御**できるようになった。

GTO
サイリスタ



ゲート端子に**負**の**大電流**を流すことによって素子を**オフ**にすることができる。**IGBT**より定格が**大きく**できる。GTO : **Gate Turn Off**

双方向
サイリスタ



二つのサイリスタを**逆並列**に接続し、**両方向**の電流が流せる。別名**トライアック**。交流電力を**簡便**に調整可。ゲートには**ダイアック**を使用。